

PROJETO DE IMPLEMENTAÇÃO EM FPGA DE UM MODULADOR PM COM APLICAÇÃO NO SISTEMA BRASILEIRO DE COLETA DE DADOS

Francisco Assis de Sousa Júnior¹ (UFRN, Bolsista PIBIC/CNPq)
Manoel Jozeane Mafra de Carvalho² (INPE/CRN, Orientador)
Ivan Saraiva Silva³ (Dimap/UFRN, Orientador)

RESUMO

Este trabalho, iniciado em fevereiro de 2006, tem como objetivo o desenvolvimento de códigos que descrevam circuitos lógicos visando implementá-los em dispositivo reconfigurável do tipo FPGA um demodulador do tipo PM para ser usado na Estação Multimissão de Natal (EMM-Natal) a ser incorporada a cadeia de Telemetria do Sistema Brasileiro de Coleta de Dados possibilitando esta estação a receber as mensagens transmitidas pelas PCDs através dos satélites SCDs. A aplicação inicial desse projeto foi dar auxílio a um outro projeto de Demodulação de Sinais usando o Costas Loop a partir de montagem de módulo de tratamento PLL “Phase-Locked Loop” (ou Malha de Captura de Fase) com o objetivo de fazer o rastreamento para obtenção de dados de fase e frequência de sinais. O auxílio dado ao projeto é referente à Programação em VHDL “VHSIC Hardware Description Language” (Circuito Integrado de Altíssima Velocidade em Linguagem de Descrição de Hardware), linguagem usada para facilitar o design de circuitos digitais em FPGAs “Field Programmable Gate Array” (Matriz de Portas Lógicas Programáveis no “terreno”). Um FPGA é um dispositivo semicondutor que é largamente utilizado para o processamento de informações digitais. O projeto foi iniciado com o estudo de VHDL, logo após foi realizado o estudo da placa Cyclone II EP2C35 FPGA, fabricada pela Altera, juntamente com o programa de simulação e implementação Quartus II, fornecido pelo fabricante, adquirido pelo INPE. No momento, estamos concluindo dois programas que simulam um somador ripple carry e somador lookahead carry, em VHDL. O objetivo é adaptar-se a linguagem utilizada, a implementação na placa da Cyclone II e interação com a ferramenta Quartus II, à medida que se eleva a arquitetura de computadores no desenvolvimento dos programas, o que nos permitirá ter plena capacidade no manuseio destas ferramentas para o desenvolvimento do demodulador.

¹ Aluno do Curso de Engenharia de Computação, UFRN. **E-mail: sjapodi@yahoo.com.br**

² Tecnologista sênior do INPE-CRN. **E-mail: manoel@crn2.inpe.br**

³ Professor Adjunto do Dimap. **E-mail: ivan@dimap.ufrn.br**